

# VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ  
ÚSTAV TELEKOMUNIKACÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION  
DEPARTMENT OF TELECOMMUNICATIONS

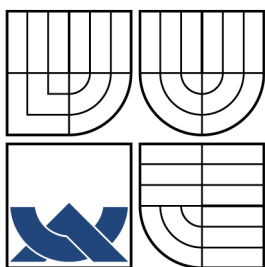
OVLÁDACÍ PANEL PRO ŘÍZENÍ ALGORITMŮ  
ZPRACOVÁNÍ SIGNÁLŮ NA SIGNÁLOVÉM PROCESORU

BAKALÁŘSKÁ PRÁCE  
BACHELOR'S THESIS

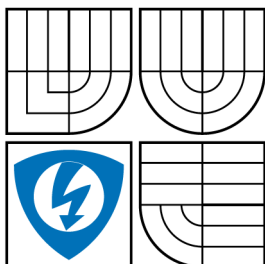
AUTOR PRÁCE  
AUTHOR

MICHAL ŠIŠKA

BRNO 2009



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ  
BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY  
A KOMUNIKAČNÍCH TECHNOLOGIÍ  
ÚSTAV TELEKOMUNIKACÍ



FACULTY OF ELECTRICAL ENGINEERING AND  
COMMUNICATION  
DEPARTMENT OF TELECOMMUNICATIONS

## OVLÁDACÍ PANEL PRO ŘÍZENÍ ALGORITMŮ ZPRACOVÁNÍ SIGNÁLŮ NA SIGNÁLOVÉM PROCESORU CONTROL PANEL FOR SIGNAL PROCESSING ALGORITHMS CONTROL IN SIGNAL PROCESSOR

BAKALÁŘSKÁ PRÁCE  
BACHELOR'S THESIS

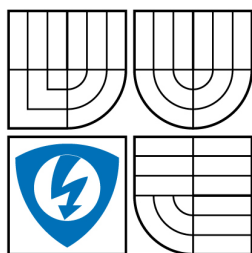
AUTOR PRÁCE  
AUTHOR

MICHAL ŠIŠKA

VEDOUCÍ PRÁCE  
SUPERVISOR

ING. JIŘÍ SCHIMMEL, PH.D.

BRNO 2009



**VYSOKÉ UČENÍ  
TECHNICKÉ V BRNĚ**

**Fakulta elektrotechniky  
a komunikačních technologií**

**Ústav telekomunikací**

# Bakalářská práce

bakalářský studijní obor  
**Teleinformatika**

**Student:** Michal Šiška

**ID:** 100290

**Ročník:** 3

**Akademický rok:** 2008/2009

## NÁZEV TÉMATU:

**Ovládací panel pro řízení algoritmů zpracování signálů na signálovém procesoru**

## POKYNY PRO VYPRACOVÁNÍ:

Navrhněte univerzální protokol pro přenos parametrů algoritmů číslicového zpracování signálů a navrhněte funkci pro správu obousměrného rozhraní tohoto protokolu pro jednočipový mikroprocesor. Navrhněte a realizujte ovládací panel s rotačními a tlačítkovými ovladači a displejem pro řízení algoritmů číslicového zpracování signálů a navrhněte způsob připojení tohoto panelu k signálovému procesoru rodiny Freescale DSP563xx.

## DOPORUČENÁ LITERATURA:

- [1] Matoušek, D. Práce s inteligentními displeji LCD. Ben, technická literatura, Praha, 2006., ISBN 80-7300-121-7
- [2] Váňa, V. Mikrokontroléry Atmel AVR, popis procesorů a instrukční soubor. Ben, technická literatura, Praha, 2003. ISBN 80-7300-083-0
- [3] Matoušek, D. Práce s mikrokontroléry Atmel AVR, 2. vydání. Ben, technická literatura, Praha, 2006. ISBN 80-7300-209-4.
- [4] Gook, M. Hardwarová rozhraní, průvodce programátora. Computer Press, 2006. ISBN 80-251-1019-2

**Termín zadání:** 9.2.2009

**Termín odevzdání:** 2.6.2009

**Vedoucí práce:** Ing. Jiří Schimmel, Ph.D.

**prof. Ing. Kamil Vrba, CSc.**  
*Předseda oborové rady*

## UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

## **ABSTRAKT**

Tato bakalářská práce se zabývá návrhem univerzálního protokolu pro přenos parametrů algoritmů zpracování signálů. Praktická část práce popisuje realizaci ovládacího panelu s jednočipovým mikroprocesorem AVR z rodiny ATmega, spravující rozhraní navrženého protokolu. Tento ovládací panel bude řídit algoritmy číslicového zpracování signálů běžících na signálovém procesoru rodiny Freescale DSP563xx.

## **KLÍČOVÁ SLOVA**

ovládací panel; AVR ATmega644P; mikrokontrolér; mikroprocesor; USART; protokol

## **ABSTRACT**

This bachelor's thesis considers with design universal protocol for the transmission parameters of signal processing algorithms. Practical part of the work describes the realization of the control panel with microprocessor AVR series ATmega, managing the proposed protocol. This control panel will be managed by digital signal processing algorithms running on signal processors Freescale DSP563xx family.

## **KEYWORDS**

control panel; AVR ATmega644P; microcontroller; microprocesor; USART; protocol

ŠIŠKA M. *Ovládací panel pro řízení algoritmů zpracování signálů na signálovém procesoru*. Brno: Vysoké učení technické v Brně. Fakulta elektrotechniky a komunikačních technologií. Ústav telekomunikací, 2009. 38 s., 5 s. příloh. Vedoucí bakalářské práce Ing. Jiří Schimmel, Ph.D.

## PROHLÁŠENÍ

Prohlašuji, že svou bakalářskou práci na téma „OVLÁDACÍ PANEL PRO ŘÍZENÍ ALGORITMŮ ZPRACOVÁNÍ SIGNÁLŮ NA SIGNÁLOVÉM PROCESORU“ jsem vypracoval samostatně pod vedením vedoucího bakalářské práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené bakalářské práce dále prohlašuji, že v souvislosti s vytvořením této bakalářské práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

V Brně dne .....

.....

(podpis autora)

## PODĚKOVÁNÍ

Děkuji vedoucímu bakalářské práce Ing. Jiřímu Schimmelovi, Ph.D. za věnovaný čas, odbornou pomoc a cenné rady nejen při zpracování mé bakalářské práce. Dále děkuji celé své rodině za všestrannou podporu při studiu.

V Brně dne .....

.....

(podpis autora)

# OBSAH

<b>Úvod</b>	<b>9</b>
<b>1 SIGNÁLOVÉ PROCESORY</b>	<b>10</b>
1.1 Rodina signálových procesorů DSP56300 . . . . .	10
1.2 Možnosti komunikace procesoru s perifériemi . . . . .	11
<b>2 VÝBĚR MIKROPROCESORU</b>	<b>12</b>
2.1 Vlastnosti mikroporcesorů Atmel AVR . . . . .	12
2.1.1 Mikrokontrolér Atmel AVR ATmega644P . . . . .	13
<b>3 KOMUNIKAČNÍ PROTOKOL</b>	<b>15</b>
3.1 Navržený protokol . . . . .	16
3.1.1 Zpráva INITREQ . . . . .	16
3.1.2 Zpráva ONEPREQ . . . . .	17
3.1.3 Zpráva INIT . . . . .	17
3.1.4 Zpráva ONEPINIT . . . . .	18
3.1.5 Zpráva ONEP . . . . .	18
3.1.6 Zpráva ACK a NACK . . . . .	19
3.2 Rozhraní USART . . . . .	19
<b>4 NÁVRH OVLÁDACÍHO PANELU</b>	<b>21</b>
4.1 Blokové schéma . . . . .	21
4.2 Schéma zapojení . . . . .	22
4.3 Návrh DPS . . . . .	23
<b>5 PROGRAMOVÉ VYBAVENÍ</b>	<b>24</b>
5.1 Vývojové prostředí . . . . .	25
5.1.1 Způsoby programování . . . . .	25
5.2 Zobrazení parametrů a ovládací prvky panelu . . . . .	26
5.2.1 Tlačítka HODNOTA +/− . . . . .	27
5.2.2 Tlačítka ALG +/− . . . . .	27
5.2.3 Tlačítko ASSIGN . . . . .	27
5.2.4 Rotační kodéry . . . . .	28
<b>6 ZÁVĚR</b>	<b>29</b>
<b>Literatura</b>	<b>30</b>
<b>Seznam symbolů, veličin a zkratk</b>	<b>31</b>

Seznam příloh	33
A Schéma zapojení	34
B Desky plošných spojů	35
C Osazovací plánky	36
D Seznam součástek	37
E Obsah přiloženého CD	38



# SEZNAM OBRÁZKŮ

2.1	Řady mikroprocesorů AVR (převzato z [1]). . . . .	12
3.1	Popis možné komunikace při výměně dat. . . . .	15
3.2	Složení zprávy INIT. . . . .	17
4.1	Blokové schéma ovládacího panelu. . . . .	21
4.2	Blokové schéma vnitřního zapojení rotačního kodéru. . . . .	22
5.1	Vývojový diagram hlavního programu. . . . .	24
5.2	Uspořádání dat v paměti mikroprocesoru. . . . .	25
5.3	Znázornění zobrazování parametrů. . . . .	27

# ÚVOD

Úkolem bakalářské práce je navrhnout univerzální protokol pro přenos parametrů algoritmů zpracování signálů a realizovat ovládací panel pomocí jednočipového mikroprocesoru, který bude spravovat rozhraní tohoto protokolu.

V úvodní části práce jsou stručně charakterizovány signálové procesory a jsou popsány jejich možnosti komunikace s periferními zařízeními. Dále se práce zabývá výběrem vhodného jednočipového mikrokontroléru, který bude zajišťovat činnost ovládacího panelu. Následuje popis navrženého protokolu pro komunikaci mezi ovládacím panelem a signálovým procesorem a popis zvoleného komunikačního rozhraní. Poslední částí je pak navržené schéma zapojení ovládacího panelu a popis programu, jenž zajišťuje činnost mikrokontroléru.

# 1 SIGNÁLOVÉ PROCESORY

Signálové procesory v současné době nachází široké uplatnění v různých aplikacích z oblastí zpracování zvuku i obrazu, kryptování, komprimací, komunikací atd. Díky vysoké výpočetní rychlosti a implementaci hardwarové násobičky umožňují zpracování signálu v reálném čase a realizaci náročných výpočtů. Jejich poměr cena/výkon je také přijatelný.

Architektura signálových procesorů vychází z oddělené paměti programu a paměti dat, zvaná též jako harvardská [10]. Vysoké výpočetní rychlosti je dosaženo díky zřetězenému zpracování instrukcí, tzv. pipelining [10], a hardwarové násobičky, díky níž je velice snadné provádět matematické výpočty. V některých případech se k jádru procesoru přidávají další jednotky – koprocesory. Tyto jednotky jsou převážně uzpůsobeny požadované aplikaci, pro kterou je signálový procesor určen. Ke zrychlení vykonávání instrukcí slouží i omezený instrukční soubor RISC (Reduced Instruction Set Computer – počítač s redukovanou instrukční sadou). Díky tomu procesor vykoná většinu operací na jeden strojový cyklus a je tak při nízkém příkonu velice silným výpočetním prostředkem.

Nejznámějšími výrobci signálových procesorů jsou Texas Instruments, Analog Devices, Freescale mateřské společnosti Motorola a další.

## 1.1 Rodina signálových procesorů DSP56300

Programovatelné signálové procesory firmy Freescale řady DSP56300 se v oblasti zpracování zvukových signálů těší veliké oblibě zejména kvůli odladěnosti hardware, bohaté instrukční sadě, nízkému ztrátovému výkonu, vysoké výpočetní rychlosti a v neposlední řadě kvůli množství napsaných programů, které se v celé rodině dají jednoduše přenést. V této rodině můžeme najít jedno i dvoujádrové signálové procesory. Mají aritmetiku s pevnou řádovou čárkou a obsahují 24bitové adresování, zásobník instrukcí a DMA (Direct Memory Access - přímý přístup do paměti). Dále nabízí 100 MMACS (Million Multiply Accumulate Cycles per Second – milionů operací násob a sečti za vteřinu) používající vnitřního kmitočtu 100 MHz při napájení 3 až 3,6 V. Procesor tudíž dosahuje vykonání jedné instrukce na jeden strojový cyklus při nízkém napájení. Více informací viz [5].

Protože jsou převážně tyto typy procesorů optimalizovány na zpracování zvukových signálů, jsou využívány zejména v profesionálních, ale i komerčních zvukových systémech. Zástupcem je např. Yamaha, Digidesign, TC Electronic a další.

## 1.2 Možnosti komunikace procesoru s perifériemi

Tyto signálové procesory nepotřebují ke komunikaci s okolním prostředím žádné externí obvody. Komunikaci s periferními zařízeními zajišťují rozhraní SCI (Serial Communication Interface - sériové komunikační rozhraní) a SHI (Serial Host Interface) implementované přímo na čipu. Rozhraní SHI nabízí možnost synchronní komunikace po sběrnici SPI či I2C [7]. Touto sběrnici se nejčastěji připojují externí paměti, A/D převodníky apod. Rozhraní SPI využívá linek MOSI, MISO a SCK, popř. SS při víceobvodové komunikaci.

Asynchronní rozhraní SCI je plně duplexní sériové rozhraní a dovoluje až 24bitové datové slovo. Pomocí dvou datových a jednoho zemního vodiče lze signálový procesor propojit s ostatními signálovými procesory, mikrokontroléry, modemy a dalšími zařízeními. Datové vodiče se připojí na piny označené RxD (Received Data) a TxD (Transmitted Data), které mají hardwarovou podporu usnadňující komunikaci s okolím. Tyto piny jsou však za normálního stavu konfigurovány jako obyčejné vstupně/výstupní. Pokud je chceme využívat ve funkci SCI musíme je takto nakonfigurovat v příslušném registru. Vítanou funkcí jsou možnosti přerušení, které procesor nabízí v souvislosti s periferní komunikací, což mnohdy výrazně zjednodušuje programové řešení komunikace.

## 2 VÝBĚR MIKROPROCESORU

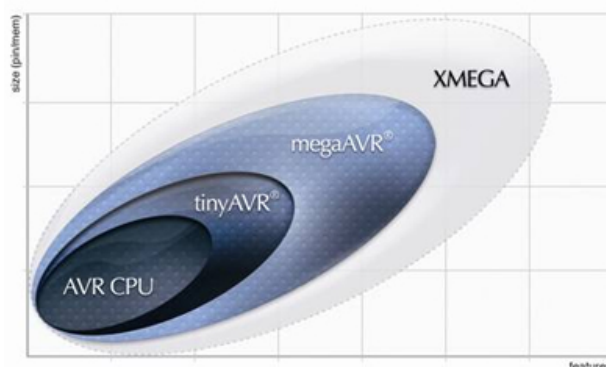
Pro splnění požadavků by měl plně dostačovat 8bitový mikroprocesor. Škála výrobců těchto mikroprocesorů je relativně široká. Tradičními výrobci v oblasti jednočipových 8bitových mikroprocesorů jsou firmy Atmel, Freescale, Dallas, Microchip, Philips, Texas Instrument a další. V dnešní době se však stále více uplatňuje rodina AVR mikrokontrolérů firmy Atmel a mikroprocesory PIC firmy Microchip.

V České republice mají největší podporu a dostupnost právě mikroprocesory PIC a AVR. Obě rodiny jsou založeny na architektuře RISC (Reduced Instruction Set Computer - počítač s redukovanou instrukční sadou). Tím, že provádějí většinu instrukcí v jediném hodinovém cyklu, dosahují výpočetního výkonu 1 MIPS na 1 MHz taktovacího kmitočtu. Mají podobné řady s různými zabudovanými periferiemi a mají i obdobnou cenu.

Rozhodoval jsem se tedy mezi těmito dvěma rodinami a vybral jsem mikroprocesor Atmel AVR. Důvodem byla zkušenost s jejich předchůdci v podobě mikroprocesorů 8051, dále širší instrukční sada, více obecně použitelných registrů, větší počet jednocyklových instrukcí, které mají převážně přístup ke všem registrům, více adresních módů a v neposlední řadě absence stránkování paměti, což zjednodušuje práci při programování. Na obr. 2.1 je schématicky zobrazeno jaké řady mají jádro AVR a jaké jsou jejich možnosti.

### 2.1 Vlastnosti mikroprocesorů Atmel AVR

Mikroprocesory AVR jsou postaveny čistě na architektuře RISC, která vychází z koncepce rychle přístupného registrového pole, které obsahuje 32 obecně použitelných 8bitových registrů. Mikrokontroléry AVR používají předvýběr instrukce (prefetch)



Obr. 2.1: Řady mikroprocesorů AVR (převzato z [1]).

a zřetězení prováděných instrukcí. Z toho plyne, že během jednoho strojového cyklu lze vykonat jednu aritmeticko-logickou operaci. Mikroprocesory jsou samozřejmě odvozeny z harvardské koncepce, která má oddělenou paměť pro program a pro data.

AVR mají tři druhy pamětí. Paměť FLASH pro program, datovou SRAM a navíc i paměť typu EEPROM. Paměti můžeme adresovat trojím způsobem - relativně, přímo, nebo různými typy nepřímého adresování (např. s pre- a post-inkrementací).

Mikroprocesory AVR můžeme vidět v různých mutacích a pouzdrech. Liší se nejen počtem pinů, velikostí pamětí a zabudovanými periferiemi, ale i teplotním rozsahem, rozsahem napájecího napětí a maximálním hodinovým kmitočtem. U méněpinových pouzder bývají vstupně/výstupní piny sdíleny s vnitřními periferiemi.

Každý mikroprocesor rodiny AVR disponuje obvodem watch-dog, 8bitovým čítačem/časovačem, možností vnitřního a vnějšího přerušení, dvěma typy úsporných režimů a ochrannými mechanismy proti zkopírování programu. Rozšiřujícími vnitřními periferiemi jsou pak analogový komparátor, další osmi a šestnáctibitový čítač/časovač, který má možnost pracovat v PWM (Pulse Width Modulation – pulsně šířková modulace) režimu, vícekanálový desetibitový A/D převodník, rozhraní UART a SPI, vnitřní RC oscilátor a další. Výbornou vlastností mikroprocesorů AVR je podpora ISP (In-System Programming – programování přímo v aplikaci), která umožňuje sériové programování a podpora rozhraní JTAG, které umožňuje ladění přímo v aplikaci. Instrukční sada čítá až 131 instrukcí a vývojové prostředí je volně stažitelné na stránkách výrobce [2].

### 2.1.1 Mikrokontrolér Atmel AVR ATmega644P

Z celé škály nabízených řad mikroprocesorů jsem pro realizaci ovládacího panelu vybral typ ATmega644P [3]. Je to nejlevnější mikroprocesor, který disponuje datovou pamětí SRAM o velikosti 4kB a dvěma plně duplexními rozhraními USART, která jsou nutná pro sériovou komunikaci se signálovým procesorem a displejem. Je vyráběn jak v pouzdru PDIP pro klasickou montáž, tak i v pouzdru TQFP pro montáž SMD. Mikroprocesor má postačující výpočetní výkon, dostatek paměťového prostoru i vstupně/výstupních pinů a poměr cena/výkon je velice přijatelný. Základními parametry mikrokontroléru jsou:

- Instrukční sada 131 instrukcí, 32 osmibitových obecně použitelných registrů, 64kB FLASH paměť, 2kB EEPROM, 4kB SRAM, 40 pinů z toho 32 programovatelných na vstupně/výstupní, maximální taktovací frekvence 20 MHz, interní RC oscilátor, šest úsporných režimů, rozsah napájení 4,5 až 5,5 V.
- Vnitřní periférie: dva 8bitové a jeden 16bitový čítač/časovač s režimem PWM, osmikanálový 10bitový A/D převodník, analogový komparátor a hardwarová

podpora rozhraní I2C, USART, SPI i JTAG.

Pro svou funkčnost potřebuje mikroprocesor pouze napájecí napětí a připojený krystal, popř. externí zdroj hodinového signálu připojený na vstup XTAL1. Variantou je i vnitřní RC oscilátor.

### 3 KOMUNIKAČNÍ PROTOKOL

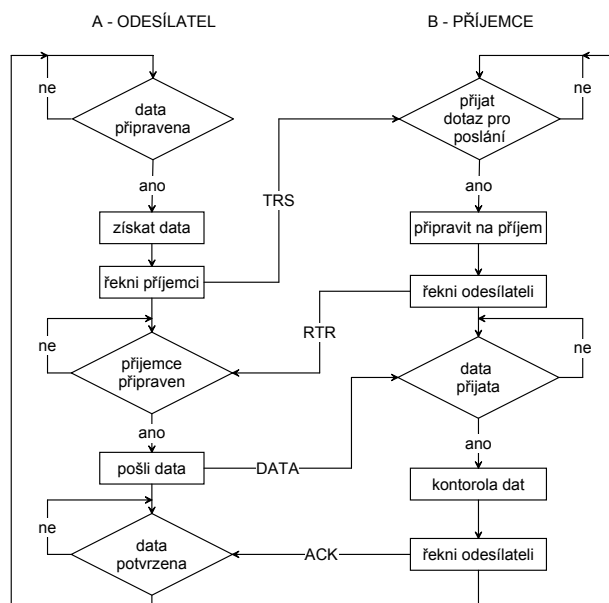
Přenos informací mezi komunikujícími partnery se děje dle dohodnutých pravidel, tedy podle protokolu. Komunikační protokol je definován množinou pravidel určujících formát a význam rámců a zpráv vyměňovaných mezi partnerskými stranami. Klíčové prvky protokolu, pomocí něhož budou vyměňovány informace jsou:

- syntax: zahrnuje formáty dat a úrovně signálů,
- sémantika: obsahuje řídicí informace pro řízení komunikace a opravu chyb,
- časování: definuje rychlosti výměny dat a jejich posloupnosti.

Protokol může být standardizovaný normou (např. IEEE, ISO, RFC) nebo proprietární. Pro formální popsání protokolu dle [12] se používají

- konečné stavové automaty,
- formální jazyky (množina konečných slov nad určitou abecedou),
- grafy toků, tzv. flowchart diagramy.

Formální popsání je důležité z hlediska verifikace protokolu. Příkladem protokolu může být komunikace mezi vysílačem A a příjemcem B popsána na obr. 3.1 pomocí grafu toků.



Obr. 3.1: Popis možné komunikace při výměně dat.



## 3.1 Navržený protokol

Protokol, podle jehož pravidel bude ovládací panel komunikovat s digitálním signálovým procesorem, se skládá z následujících zpráv, které jsou formulovány jako žádost a odpověď.

Každá zpráva začíná adresou zařízení, které se pokouší o komunikaci. Ovládací panel se reprezentuje adresou 0000 0001. V dalším textu bude tento bajt brán jako součást hlavičky. První dva bity druhého bajtu hlavičky určují verzi protokolu. Současná verze protokolu je 00. Následující dva bity určují typ zprávy, která bude následovat a zbytek bajtu je její identifikátor. Kombinace použitých zpráv jsou:

**00** - typ request, neboli žádost:

- 0000 - identifikátor zprávy INITREQ,
- 0001 - identifikátor zprávy ONEPREQ,

**01** - typ dump, neboli odpověď:

- 0000 - identifikátor zprávy INIT,
- 0001 - identifikátor zprávy ONEPINIT,
- 0010 - identifikátor zprávy ONEP,

**10** - typ handshake, neboli potvrzování:

- 0000 - identifikátor zprávy ACK,
- 0001 - identifikátor zprávy NACK

a poslední kombinace je rezervovaná. Jak je vidět z přehledu typů a identifikátorů zpráv, je protokol navržený tak, aby umožňoval v dalších verzích rozšíření pro nové zprávy a jiná vylepšení. Přehled zpráv vystihuje také tabulka 3.1. Podrobnější popis zpráv následuje.

### 3.1.1 Zpráva INITREQ

Tato zpráva uvádí veškerou další komunikaci. Je velice prostá a skládá se pouze z hlavičky. Zprávu vysílá ovládací panel a očekává odpověď INIT, která je popsána níže nebo zprávu NACK a to v případě, kdy signálový procesor nemá žádné parametry k zobrazení a řízení. Pokud nepřijde žádná odpověď, ovládací panel zprávu po uplynutí pěti vteřin zopakuje a tím se pokusí o nové navázání komunikace.

zpráva	tvar zprávy	význam
INITREQ	0000 0000	požadavek na inicializační data
ONEPREQ	0000 0001	požadavek na informace o parametru
INIT	0001 0000	inicializační data
ONEPINIT	0001 0001	informace o parametru
ONEP	0001 0010	nová hodnota parametru
ACK	0010 0000	potvrzení
NACK	0010 0001	negativní potvrzení

Tab. 3.1: Typy zpráv s celým jejich formátem a významem.

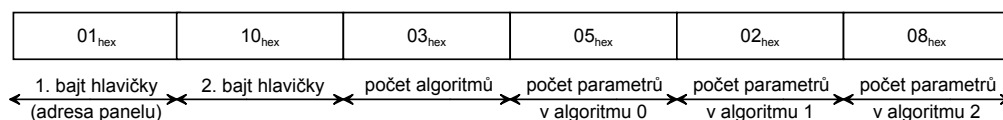
### 3.1.2 Zpráva ONEPREQ

Touto zprávou se ovládací panel postupně dotazuje na hodnoty jednotlivých parametrů. Zpráva má délku 4 bajty. Začíná hlavičkou za níž následuje identifikátor algoritmu a identifikátor parametru. Každý algoritmus má své identifikační číslo (ID). Algoritmy, které má panel zobrazovat musí být číslovány vzestupně od nuly. Maximální počet algoritmů zpracování signálu na signálovém procesoru je 10. Identifikátor parametru může nabývat hodnot 0–255. Opět je nutné, aby byly parametry v algoritmu číslovány vzestupně od nuly.

Odpovědí na tuto zprávu může být pouze zpráva ONEPINIT, která s sebou nese informace o parametru, který byl v ONEPREQ adresován.

### 3.1.3 Zpráva INIT

První zprávou typu odvěď je tato. Ovládací panel tuto zprávu očekává po vyslání INITREQ. Prvním bajtem následujícím po hlavičce je počet algoritmů, kterými signálový procesor disponuje. Každý další bajt udává počet parametrů v jednotlivém algoritmu. Na obr. 3.2 je ukázka zprávy, kdy signálový procesor má k zobrazení 3 algoritmy. V prvním algoritmu je 5 parametrů, ve druhém 2 a v posledním 8.



Obr. 3.2: Složení zprávy INIT.

### 3.1.4 Zpráva ONEPINIT

Nejdelší zprávou v protokolu je tato a je odpovědí na žádost ONEPREQ. Po hlavičce následuje identifikátor algoritmu a identifikátor zprávy, které určují k jakému parametru a algoritmu se informace ve zprávě vztahují. Po těchto čtyřech bajtech následuje bajt s typem parametru. Typ parametru může být:

**nedefinovaný** - horní část bajtu 0000,

**float** - horní část bajtu 0001,

**int** - horní část bajtu 0010,

**switch** - horní část bajtu 1111.

Hodnota dolní části bajtu s typem parametru určuje, kolik bajtů hodnoty parametru bude následovat. Ovládací panel počítá pouze s jednobajtovými hodnotami parametrů. Spodní část bajtu tedy bude mít vždy tvar 0001. Vyjimku tvoří parametr typu switch, který ve spodní části bajtu nese výchozí hodnotu jeho stavu. Hodnota 0000 odpovídá stavu *off* – vypnuto, hodnota 1111 stavu *on* – zapnuto.

Složení zprávy se od šestého bajtu může lišit a to v závislosti na typu parametru. Pokud je přenášén parametr typu switch, následuje za bajtem s typem zprávy název tohoto parametru. Název je přenášén ve znacích ASCII. Pokud se jedná o jiný typ, je přenášena minimální, maximální a výchozí hodnota parametru, dále jeho název a posledním údajem je název jednotky, který má být na ovládacím panelu zobrazen. Název jednotky parametru, stejně jako jeho název, je přenášén v kódu ASCII.

Délky názvů jsou proměnné a ukončuje je znak nulového bajtu. Ovládací panel je však limitován prostorem pro zobrazení a tudíž si z názvu parametru ponechá pouze prvních 20 znaků a z názvu jednotky znaků 8.

### 3.1.5 Zpráva ONEP

Touto zprávou je oznamována změna hodnoty parametru. Přesto, že není tato zpráva výhradně typu odpověď, je zařazena v tomto typu zpráv. Za hlavičkou zprávy se nachází identifikátor algoritmu, identifikátor parametru a posledním bajtem je nová aktuální hodnota. Zprávu může vyslat jak signálový procesor, tak i ovládací panel.

Pokud tuto zprávu vyšle ovládací panel, signálový procesor může odpovědět dvěma způsoby. Prvním je zpráva ACK pokud signálový procesor změnu parametru akceptoval. Druhým způsobem je odpověď zprávou ONEP a to pokud signálový procesor z nějakého důvodu novou hodnotu akceptovat nemohl. To, jakou hodnotu signálový procesor v tomto případě pošle, závisí na způsobu implementace algoritmu v signálovém procesoru.

Pokud zprávu vyšle signálový procesor, ovládací panel na ni neodpovídá.

### 3.1.6 Zpráva ACK a NACK

Potvrzovací zprávu posílá pouze signálový procesor ovládacímu panelu a to pouze jako reakci na zprávu ONEP. Má délku 2 bajty a skládá se pouze z hlavičky.

Stejné složení má zpráva NACK, kterou signálový procesor oznamuje pouze situaci, kdy po přijetí zprávy INITREQ nemá žádné parametry pro zobrazení. Po uplynutí doby 5 s po přijetí této zprávy se ovládací panel restartuje a vyše opět zprávu INITREQ.

## 3.2 Rozhraní USART

Pod označením USART (Universal Synchronous Asynchronous serial Receiver and Transmitter) se skrývá integrovaný hardware realizující sériovou komunikaci s okolím [7]. Univerzální, plně duplexní synchronně-asynchronní rozhraní je schopné obousměrné komunikace s rychlostmi jednotek až desítek kBaud. Jedná se o oblíbené a široce používané komunikační rozhraní, které dnes patří ke standardní výbavě každého sofistikovanějšího integrovaného obvodu. Umožňuje jak synchronní, tak asynchronní přenos informací. Zároveň podporuje i možnost multiprocesorové komunikace.

U asynchronní komunikace mohou být data po sériové lince vysílána v libovolném okamžiku. Na rozdíl od komunikace synchronní není u asynchronního způsobu přenášena informace o synchronizaci. Příjímač takového signálu tedy musí být schopen data správně interpretovat jiným způsobem. Využívá se předem zvolená struktura datového rámce, pomocí něhož se data posílají. Datový asynchronní rámec obsahuje vždy jeden start bit (vždy log. 0), dále 5 až 9 datových bitů v pořadí od LSB (Least Significant Bit – nejméně významný bit) k MSB (Most Significant Bit – nejvíce významný bit), volitelný paritní bit pro jednoduché zabezpečení dat (lichá nebo sudá parita) a jeden nebo dva stop bity (log. 1).

Běžná jednotka USART může pracovat celkem ve čtyřech režimech:

- asynchronní režim,
- asynchronní režim s dvojnásobnou rychlostí,
- synchronní master,
- synchronní slave.

Ke komunikaci nejčastěji používáme jeden z prvních dvou režimů, pokud nemáme žádný zvláštní důvod, využíváme raději režim první. Nemusíme zde tolik dbát na přesnost nastavené přenosové rychlosti. Poté nám ke komunikaci stačí dva datové

a jeden zemnicí vodič. Aby byl zajištěn korektní příjem dat na přijímací straně, je nutné, aby jak vysílač, tak i přijímač používali shodné nastavení přenášeného rámce. Navíc je nutné, aby symbolová rychlost vysílače byla shodná se symbolovou rychlostí přijímače. Symbolové rychlosti se nastavují v pevně daných hodnotách, přičemž běžné jsou tyto: 600, 1 200, 2 400, 4 800, 9 600, ..., 256 000 Bd.

Jak plyne z výše uvedeného popisu protokolu, je pro jeho implementaci vhodnější asynchronní rozhraní, kdy není komunikace typu vedoucí a podřízené zařízení (master/slave). Jelikož po úvodní výměně zpráv mohou zprávu ONEP vyslat obě komunikující strany a to v libovolném okamžiku, je výhoda asynchronního rozhraní jednoznačná. Protokol je sice možné na synchronní rozhraní implementovat, avšak mnohem složitěji.

Pomocí rozhraní USART je poměrně snadné komunikovat i s počítačem. Pro tento účel se využívá rozhraní RS-232. Toto, do nedávna nejrozšířenější, asynchronní rozhraní obsahuje bipolární, inverzní reprezentaci logických úrovní. Logická jednička je reprezentována záporným napětím menším než  $-3\text{ V}$ . Naopak logická nula je brána jako kladné napětí větší než  $+3\text{ V}$ . Např. v počítačové technice jsou nejčastější úrovně  $\pm 12\text{ V}$ , což zvyšuje odolnost proti rušení. Princip komunikace je jinak stejný. Pro konverzi úrovní jsou dnes k dostání levné a spolehlivé převodníky. Zástupcem je hojně používaný obvod MAX232 [9] firmy Maxim.

## 4 NÁVRH OVLÁDACÍHO PANELU

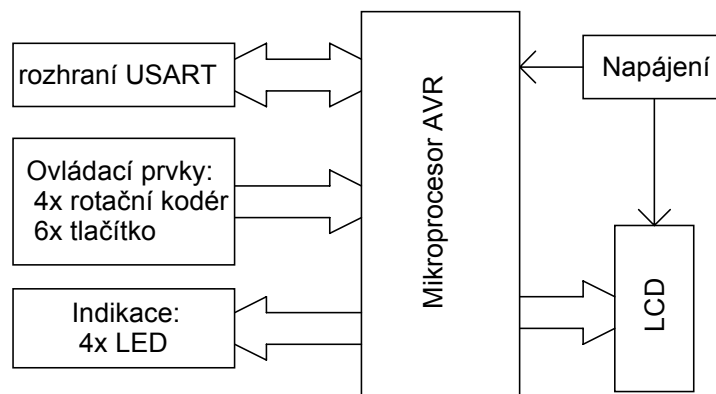
Tato kapitola se zabývá návrhem schématu a desky plošných spojů pro ovládací panel. Je předpokládáno externí stejnosměrné napájení v rozmezí 6 až 12 V. Vstupní napětí bude stabilizováno a vyhlazeno na hodnotu 5 V, což zaručuje ideální pracovní podmínky pro mikroprocesor a zároveň zabezpečení proti překročení maximálního povoleného napájecího napětí, které by jej mohlo zničit.

### 4.1 Blokové schéma

Blokové schéma ovládacího panelu na obrázku 4.1 je velmi jednoduché. Srdcem ovládacího panelu je mikroprocesor, který zajišťuje jeho veškerou činnost. Mikroprocesor je taktován krystalem o kmitočtu 10 MHz.

Ovládací panel nedisponuje vlastním displejem, protože práce je soustředěna na implementaci správy rozhraní navrženého protokolu. Pro zobrazení aktuálního nastavení parametrů zpracování signálů v signálovém procesoru je použit modul pro zobrazování hyperterminálového výstupu [11]. Tento modul je osazen grafickým LCD displejem o rozměru 40×8 znaků. Pro komunikaci se zobrazovacím prvkem je vyhrazeno asynchronní rozhraní UART. Díky tomtu je ovládací panel nezávislý na zobrazovací jednotce.

K mikrokontroléru jsou dále připojeny ovládací prvky, které umožňují procházení parametrů na displeji a nastavení jejich požadovaných hodnot. Pro obousměrnou komunikaci panelu se signálovým procesorem slouží opět rozhraní UART. Přenosová rychlost je nastavena na hodnotu 9600 Bd. Při této přenosové rychlosti a použitém krystalu dosahuje přenos nejmenší chybovosti. Poslední částí je napájecí sekce a skupina LED diod sloužících k jednoduché indikaci.



Obr. 4.1: Blokové schéma ovládacího panelu.

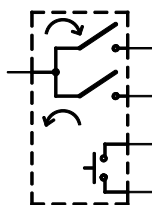
## 4.2 Schéma zapojení

Schéma zapojení je přiloženo v příloze A. Mikrokontrolér je zapojen podle doporučeného zapojení [3]. Ovládacími prvky panelu jsou samostatná tlačítka a rotační kodéry. Přesněji se jedná o axiální mechanické rotační kodéry s tlačítkem nesoucí označení P-RE30S podle [6]. Princip těchto kodérů je v postupném spínání a rozepínání dvou fázově posunutých spínačů. Blokové schéma vnitřního zapojení takového kodéru je na obrázku 4.2. Protože se jedná o mechanické spínače, dochází k jejich zakmitávání. Podle specifikací výrobce je maximální délka zákmitu 5 ms. Toto je největší nevýhoda oproti optickým rotačním kodérům, které jsou ovšem mnohonásobně dražší. Zákmity lze však lehce softwarově ošetřit např. opakovaným čtením stavů kontaktů po době delší než 5 ms, nebo složitějším řešením, kterým může být stavový automat apod. Mnou použitý rotační kodér má 30 kroků na jednu otáčku, tedy 30 klidových stavů, ve kterých se hodnota výstupů spínačů nemění.

Všechny piny mikroprocesoru, na které jsou připojeny tlačítka, jsou konfigurovány jako vstupní s vytahovacími tzv. pull-up rezistory. Pull-up rezistory jsou realizovány pomocí tranzistoru, který se chová jako zdroj proudu a navenek se projevuje jako odpor o velikosti přibližně 50 k $\Omega$ . Tímto je minimalizován počet okolních součástek.

Mezi piny  $\overline{\text{RESET}}$  a Vcc je zapojen externí rezistor, jenž posiluje vnitřní pull-up rezistor. Vstup  $\overline{\text{RESET}}$  je aktivní v opačné úrovni než ostatní piny a tudíž reaguje na nízkou úroveň. Mikroprocesor lze navíc nakonfigurovat, aby po nárůstu napětí na pracovní úroveň  $\overline{\text{RESET}}$  „přidržel“ a tím zaručil např. start pomalu se rozbíhajících oscilátorů, popř. jejich stabilizaci nebo rozběhnutí obvodů s vyšší pracovní úrovní napětí.

Na desce plošných spojů jsou dále vyvedeny zkratovací propojky, jimiž je možno nastavovat zdroj hodinového signálu a reset mikroprocesoru v případě připojení panelu k programátoru. Programátor s mikroprocesorem komunikuje pomocí rozhraní SPI, které umožňuje programování přímo v aplikaci ISP.



Obr. 4.2: Blokové schéma vnitřního zapojení rotačního kodéru.

## 4.3 Návrh DPS

Pro návrh desky plošných spojů jsem použil program Eagle ve verzi 4.13. Demo-verze je stažitelná z [4]. Panel je rozdělen na dvě desky plošných spojů, které jsou dimenzované na zabudování do standardizované přístrojové skříně výšky 2 U. Desky jsou navrženy jako jednostranné. Na deskách se vyskytují drátové propojky, které jsou nahrazeny nulovými odpory. Na desce jsou vyvedeny konektory pro napájecí zdroj, připojení programátoru, komunikaci se signálovým procesorem a pro připojení zobrazovacího modulu.

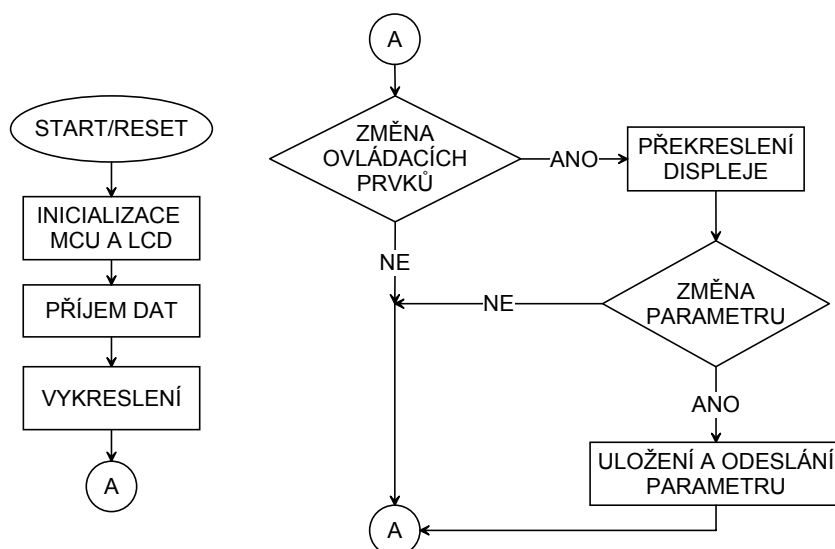


## 5 PROGRAMOVÉ VYBAVENÍ

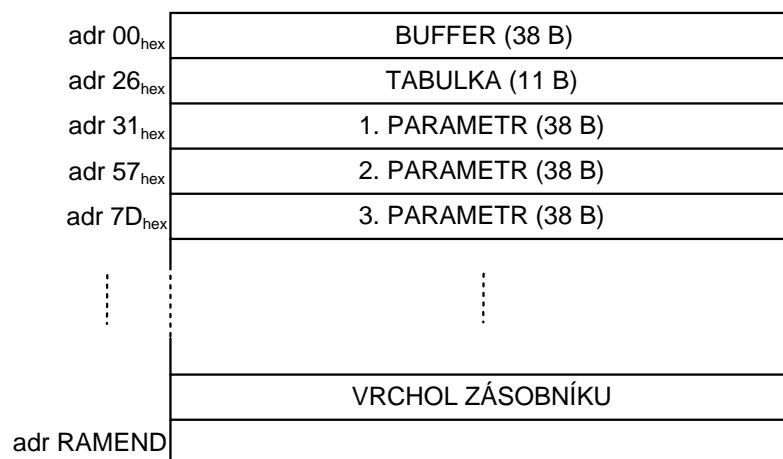
Na obrázku 5.1 je zobrazen vývojový diagram hlavního programu. Po spuštění programu dojde k inicializaci LCD displeje a mikrokontroléru samotného. Následuje příjem dat ze signálového procesoru a vykreslení prvních pěti přijatých parametrů na displej. Poté program vstoupí do nekonečné smyčky, ve které se provádí kontrola ovládacích prvků (rotačních kodérů a tlačítek). Tuto nekonečnou smyčku opustí program pouze v případě, kdy dojde k přerušení od kanálu USART.

Přerušení může po inicializaci vytvořit pouze zpráva ONEP s aktualizovanou hodnotou parametru. První věcí, kterou mikroprocesor v přerušení udělá, je vyvednutí dat z vyrovnávací paměti a uloží je do paměti SRAM.

Data jsou do SRAM ukládána systematicky a to tak, že na jejím začátku je prostor pro data z USART kanálu, která jsou dále zpracovávána. Následuje tabulka, ve které je postupně zapsán počet parametrů v jednotlivém algoritmu. Tato tabulka se utvoří podle inicializační zprávy INIT. Dále je paměť strukturovaně zaplňována jednotlivými údaji o parametrech. Uspořádání dat v paměti znázorňuje obr. 5.2. Pro funkci je důležité v paměti uchovávat identifikátor algoritmu a parametru s jeho názvem a názvem jednotky. Dále (pokud se nejedná o parametr typu switch) minimální, maximální a výchozí hodnotu. Jeden parametr může zabírat maximálně 38 bajtů. Pro zjednodušení práce s pamětí jsou jednotlivé parametry ukládány na pevná místa za sebe po jejich maximální délce a to i v případě, kdy parametr zabírá fyzicky méně bajtů. Tento princip sice není nejúspornější z pohledu využití kapacity paměti, ale výrazně zjednodušuje organizaci dat a jejich pozdější zpracování.



Obr. 5.1: Vývojový diagram hlavního programu.



Obr. 5.2: Uspořádání dat v paměti mikroprocesoru.

## 5.1 Vývojové prostředí

Pro realizaci programu jsem si vybral prostředí AVR Studio 4 [2], které zdarma poskytuje firma Atmel. Tento vyspělý vývojový nástroj podporuje programování všech mikroprocesorů z rodiny AVR. Kromě programování a kompilace programu nabízí možnost ladění a simulování programu, což značně napomáhá odhalování chyb v programu. Prostředí je uživatelsky velmi příjemné a poskytuje možnost připojení široké škály typů programátorů i typů použitých rozhraní.

AVR Studio dovoluje psát program pro mikroprocesory ve více jazycích. Kromě vyšších programovacích jazyků jako je jazyk C a BASIC podporuje i jazyk symbolických adres, neboli assembler. Assembler patří mezi nejstarší programovací jazyky, ale i dnes nachází své místo, neboť stále existují úlohy, které ve vyšších programovacích jazycích nelze vyřešit.

Pro psaní programu jsem si vybral právě jazyk assembler, který je s mikroprocesory úzce spjat. Při programování v jazyce symbolických adres se dostáváme do nejužšího styku s hardware a můžeme tak naplno využít jeho potenciál. Program ve vyšším programovacím jazyku musí být pro mikroprocesory při kompilaci optimalizován, což není vždy dokonalé a program je pak pomalejší a zabírá více místa v paměti.

### 5.1.1 Způsoby programování

Pro programování mikroprocesorů můžeme využít mnoho typů programátorů. Programátory se liší hlavně v použitém rozhraní, přes které jsou připojeny k počítači a také v ceně. Snad nejlevnějším způsobem je programování přes paralelní port. Dnes

se však výhradně používá připojení programátoru přes rozhraní USB. Mnohdy bývá programátor začleněn ve vývojové desce, která je však mnohonásobně dražší.

Samotný programátor pak může mikroprocesor programovat dvěma způsoby. Prvním je programování sériové, které umožňuje ISP (In-System Programming – programování přímo v aplikaci). K tomu se využívá rozhraní SPI. Druhým způsobem je pak programování paralelní, kdy musí být mikroprocesor z aplikace vyjmut. Sériové programátory jsou levnější a lze je navíc bez větších problémů sestavit s minimem součástek. Ovšem při nesprávném nastavení tzv. programovacích propojek, kterými mikroprocesor konfigurujeme, můžeme dosáhnout stavu, kdy se mikroprocesor k programátoru již nepřipojí. Paralelní programátory tuto nevýhodu nemají, avšak programování je zdlouhavější a komplikuje celý proces vývoje aplikace.

Z tohoto důvodu je uvedeno nastavení nejdůležitějších programovacích propojek v AVR Studiu, jež má opačné značení než je v katalogových listech.

- SPIEN – SPI download ENabled. Tato propojka povoluje sériový download programu. Výchozí stav je nula, tedy povolen. AVR Studio symbolizuje povolení SPIEN výběrem stejnojmenného zatrhávacího políčka.
- JTAGEN – JTAG ENabled. Tato propojka povoluje systém JTAG. Výchozí stav je nula, tedy povolen. Je symbolizován stejně jako SPIEN. Při povolení JTAG mají však piny TCK, TMS, TDO a TDI nacházející se nejčastěji na portu C alternativní funkce a nelze je běžným způsobem konfigurovat. V aplikaci ovládacího panelu je pro zvýšení počtu vstupně/výstupních pinů JTAG zakázán.
- WDTON – WatchDog Timer always on. Nastavení 0 značí, že obvod WatchDog je vždy zapnutý. Výchozí stav je 1, tedy zakázán. AVR Studio symbolizuje jeho povolení výběrem patřičného zatrhávacího políčka.
- SUT\_CKSEL a CKDIV8 – Tyto propojky spojují nastavování zpoždění mezi resetem a faktickým startem mikroprocesoru a zdrojem hodinového kmitočtu. V prostředí AVR Studia je nastavení řešeno pomocí výběrového menu. Z výroby je nastaven vnitřní RC oscilátor o kmitočtu 8 MHz. Tento kmitočet je navíc ve výrobním nastavení dělen osmi. Tuto funkci lze deaktivovat odznačením zatrhávacího políčka CKDIV8.

## 5.2 Zobrazení parametrů a ovládací prvky panelu

Výpis parametrů na displeji je rozdělen na dvě sekce. Rozdělení popisuje obrázek 5.3. První sekce - sekce *listovací* zabírá na displeji pět řádků a můžeme v ní parametry

ID algoritmu	název	hodnota	jednotka	
0	attack	100	ms	listovací sekce
0	release	36	ms	
0	bypass	ON		
1	frequency	30/100	Hz	
---	---	---	---	pevná sekce
---	---	---	---	
---	---	---	---	

Obr. 5.3: Znázornění zobrazování parametrů.

procházet. Hodnotu parametru, který je uprostřed této sekce lze upravovat tlačítky. Druhá sekce zabírající zbytek displeje se nazývá sekci *pevnou*. Na tyto tři řádky jsou vypisovány parametry, které jsou namapované na rotační kodéry. Následuje přehled funkcí jednotlivých ovládacích prvků.

### 5.2.1 Tlačítka HODNOTA +/−

Těmito tlačítky lze hodnotu parametru, který je uprostřed listovací sekce inkrementovat, resp. dekrementovat. Tento děj je možný, dokud není dosažena maximální, resp. minimální hodnota. Pokud se však jedná o parametr typu switch, změni se zmáčknutím tlačítka jeho stav. Pro odlišení od ostatních tlačítek mají tyto kulatý tvar s šipkami.

### 5.2.2 Tlačítka ALG +/−

Zmáčknutí tlačítka „ALG +“ způsobí, že výpis parametrů v listovací sekci začne od následujícího algoritmu zpracování signálu. Tlačítko „ALG −“ má funkci obdobnou, ale nejprve výpis začne od začátku algoritmu, ve kterém se právě pohybujeme a teprve, když výpis začíná prvním parametrem algoritmu, skočí ve výpisu na začátek předchozího algoritmu zpracování signálu. Pro odlišení od ostatních tlačítek mají tyto hranatý tvar s šipkami.

### 5.2.3 Tlačítko ASSIGN

Po zmáčknutí tohoto tlačítka je ovládací panel v režimu přiřazení a očekává, zmáčknutí tlačítka jednoho z rotačních kodérů, na který je možno namapovat parametr algoritmu. Režim přiřazení indikuje LED dioda nad hlavním rotačním kodérem.

Režim přiřazení lze opustit buď právě zmáčknutím tlačítka jednoho z rotačních kodérů, čímž se na daný rotační kodér vybranému parametru přiřadí nebo opětovným zmáčknutím tlačítka ASSIGN. Pro odlišení od ostatních tlačítek má toto kulatý tvar se symbolem „OK“.

#### 5.2.4 Rotační kodéry

Tyto ovládací prvky jsou uživatelsky nejpříjemnější část ovládání. Otáčením hlavního rotačního kodéru můžeme listovat ve výpisu parametrů na listovací sekci displeje. Pokud je uprostřed listovací sekce parametr, který není typu switch, můžeme navíc zmáčknutím tlačítka hlavního kodéru nastavit hodnotu tohoto parametru na výchozí.

Ostatní rotační kodéry je možné namapovat na libovolný parametr z jakéhokoliv algoritmu zpracování signálu. Proces namapování probíhá nejprve zmáčknutím tlačítka ASSIGN, čímž se dostaneme do režimu přiřazení, a poté zmáčknutím tlačítka rotačního kodéru, na který chceme vybraný parametr namapovat. Namapován je vždy parametr, který je uprostřed listovací části displeje. Rotačním kodérem je pak možné měnit hodnotu parametru na který je namapován. Každému namapovanému kodéru přísluší jeden řádek v pevné sekci displeje. Zmáčknutím rotačního kodéru upraví aktuální hodnotu parametru na hodnotu výchozí. Pokud je na rotačním kodéru namapován parametr typu switch, stav parametru se mění jeho zmáčknutím. LED dioda nad ním indikuje stav parametru.

## 6 ZÁVĚR

Cílem této práce bylo navrhnout univerzální protokol pro přenos parametrů zpracování signálů a pro správu jeho obousměrného rozhraní ovládací panel. Pro návrh bylo zapotřebí seznámit se se signálovými procesory a možnostmi jejich periférií.

Další část práce se zabývá výběrem vhodného mikroprocesoru pro realizaci ovládacího panelu. Zaměřil jsem se hlavně na výrobce, jež mají v České republice dobrou podporu a dostupnost produktů, které nabízejí ve svém portfoliu. Vybraný typ mikroprocesoru splňuje všechny požadavky pro funkci ovládacího panelu a jeho cena je velmi přijatelná.

Komunikační protokol je navržen tak, aby byl co nejvíce univerzální a nebyl závislý na konkrétním algoritmu číslicového zpracování signálu a na konkrétním signálovém procesoru. Protokol umožňuje budoucí rozšíření pro sofistikovanější řízení. Nyní je ve verzi 00.

Ovládací panel umožňuje základní operace v řízení parametrů a o změně ihned informuje signálový procesor a poté změny vizualizuje. Je použit textový výstup prostřednictvím rozhraní UART, takže je nezávislý i na zobrazovacím modulu. Nevyužité piny mikroprocesoru jsou vyvedeny na svorkovnici a umožňují tak pozdější rozšíření funkčnosti. Pro aktualizaci programu v mikroprocesoru je z desky vyveden konektor s rozhraním ISP, které umožňuje programování přímo v aplikaci. Pro přehrání programu je pouze nutné zkratovat resetovací propojku.

# LITERATURA

- [1] Atmel Corporation. *Atmel Products* [on-line]. last revision 11/24/2008 [cit. 2008-11-28]. Dostupné z WWW: <<http://www.atmel.com/products/avr>>.
- [2] Atmel Corporation. *Atmel Products - Tools & Software*. [on-line]. last revision 11/24/2008 [cit. 2009-05-10]. Dostupné z WWW: <[http://www.atmel.com/dyn/products/tools\\_card.asp?tool\\_id=2725](http://www.atmel.com/dyn/products/tools_card.asp?tool_id=2725)>.
- [3] Atmel Corporation. *Datasheet ATmega164P/324P/644P* [on-line]. last revision 02/2009 [cit. 2009-5-11], 440 s. Dostupné z WWW: <[http://www.atmel.com/dyn/resources/prod\\_documents/doc8011.pdf](http://www.atmel.com/dyn/resources/prod_documents/doc8011.pdf)>.
- [4] CadSoft Computer GmbH. *Download* [online]. [cit. 2008-11-29]. Dostupné z URL: <<ftp://ftp.cadsoft.de/eagle/program/>>.
- [5] Freescale Semiconductor. *DSP563xx Data Sheets* [on-line]. [cit. 2009-5-15]. Dostupné z WWW: <<http://www.freescale.com/webapp/sps/site/taxonomy.jsp?nodeId=0127958596>>.
- [6] GM Electronic spol. s.r.o. *P-RE30S - Rotační kodér s mechanickým kontaktem* [online]. 1s. [cit. 2008-11-28]. Dostupné z WWW: <[http://www.gme.cz/\\_dokumentace/dokumenty/532/532-087/dsh.532-087.1.pdf](http://www.gme.cz/_dokumentace/dokumenty/532/532-087/dsh.532-087.1.pdf)>.
- [7] GOOK, M. *Hardwarová rozhraní : Průvodce programátora*. Přeložil Jakub Mikulaščík. 1. vyd. Brno : Computer Press, a. s., 2006. 463 s. ISBN 80-251-1019-2.
- [8] MATOUŠEK, D. *Práce s mikrokontroléry Atmel AVR*. 2. vyd. Praha : BEN - technická literatura, 2006. 376 s., CD ROM. ISBN 80-7300-209-4.
- [9] Maxim Integrated Products. *Maxim Products* [on-line]. [cit. 2009-5-15]. Dostupné z WWW: <[http://www.maxim-ic.com/quick\\_view2.cfm/qv\\_pk/1798](http://www.maxim-ic.com/quick_view2.cfm/qv_pk/1798)>.
- [10] SMÉKAL, Z., SYSEL, P. *Signálové procesory*. Praha : Sdělovací technika, 2006. 283 s. ISBN 80-86645-08-8.
- [11] SVOBODA, P. *Přídavný výstup na textový displej pro konzolové aplikace běžící na osobních počítačích s operačním systémem Windows*. Brno : Vysoké učení technické v Brně. Fakulta elektrotechniky a komunikačních technologií. Ústav telekomunikací, 2009. 36 s., 8 s příloh. Vedoucí práce Ing. Jiří Schimmel, Ph.D.
- [12] VENKATARAM PALLAPA, MANVI S. SUNILKUMAR. *Communication protocol engineering*. 1<sup>st</sup> ed. PHI Learning Pvt. Ltd., 2006. 304 p. ISBN 978-81-203-2653-8.

# SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

ASCII	American Standard Code for Information Interchange – americký standardní kód pro výměnu informací
AVR	Advanced Virtual RISC – označení pro rodinu 8bitových RISC mikroprocesorů
DMA	Direct Memmory Access – přímý přístup do paměti
DPS	deska plošných spojů
DSP	Digital Signal Processor – digitální signálový procesor
EEPROM	Electrically Erasable Programmable Read-Only Memory – elektricky programovatelná a mazatelná paměť typu ROM
FLASH	Elektricky programovatelná semipermanentní paměť typu RAM
I2C	Inter-Integrated Circuit – počítačová sériová sběrnice
IEEE	Institute of Electrical and Electronics Engineers – institut pro elektrotechnické a elektronické inženýrství
ISO	International Organization for Standardization – mezinárodní organizace pro normalizaci
ISP	In-System Programing – programování přímo v aplikaci
JTAG	Joint Test Action Group – standard dle normy IEEE 1149.1
LCD	Liquid Crystal Display – displej s tekutými krystaly
LSB	Least Significant Bit – nejméně významný bit
MIPS	Milion Instructions per Second – milión instrukcí za sekundu
MISO	Master In-Slave Out – vstup vedoucího zařízení-výstup podřízeného
MMACS	Million Multiply Accumulate Cycles per Second – milión operací násob a sečti za vteřinu
MOSI	Master Out-Slave In – výstup vedoucího zařízení-vstup podřízeného
MSB	Most Significant Bit – nejvíce významný bit
PDIP	Plastic Dual-In-line Package – plastové pouzdro s vývody ve dvou řadách



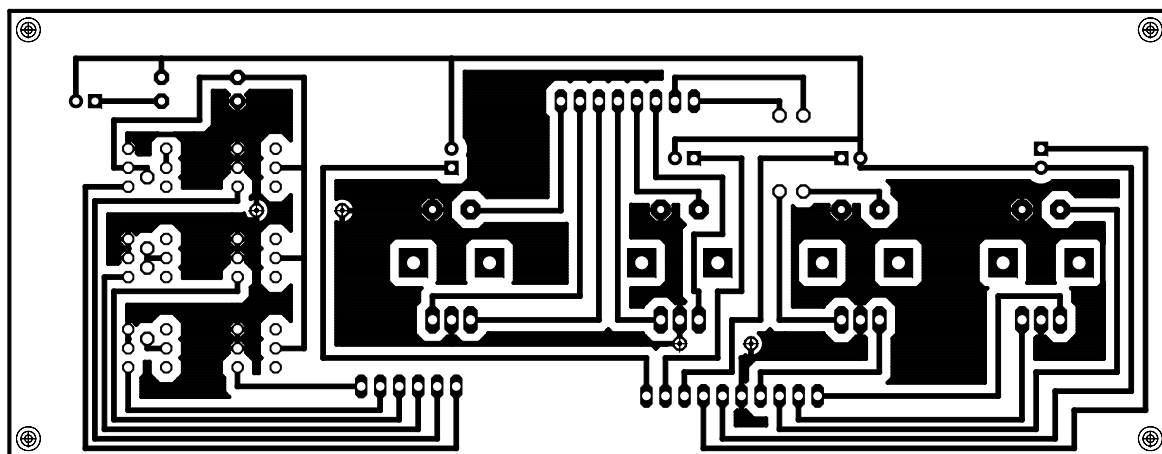
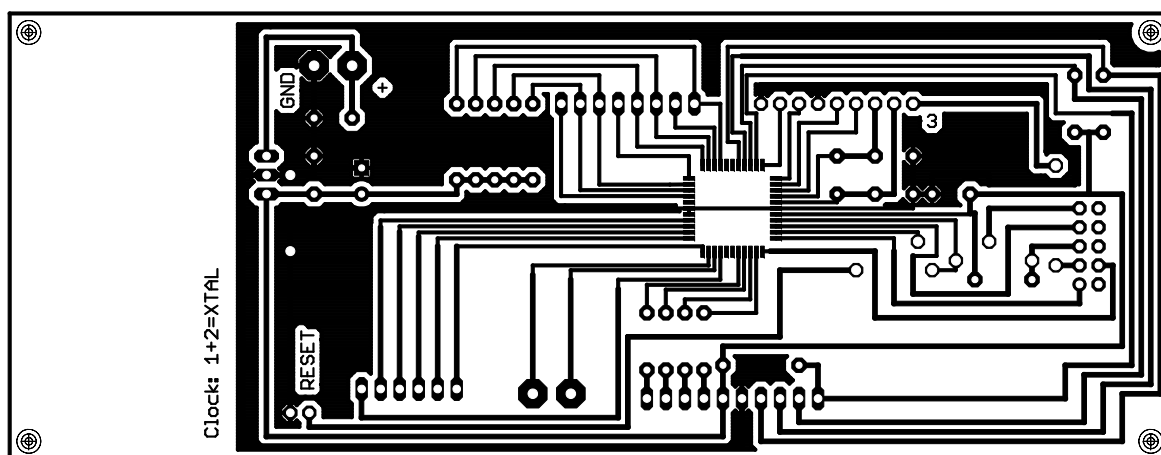
PWM	Pulse Width Modulation – pulsně šířková modulace
RFC	Request For Comments – označení řady standartů
RISC	Reduced Instruction Set Computer – počítač s redukovanou instrukční sadou
SCI	Serial Communication Interface – sériové komunikační rozhraní
SCK	Serial Clock – hodinový signál
SHI	Serial Host Interface – hostitelské sériové rozhraní
SPI	Serial Peripheral Interface – sériové periferní rozhraní
SRAM	Static Random Access Memory – statická paměť s náhodným přístupem
TQFP	Thin Quad Flat Pack – tenké plošné pouzdro
UART	Universal Asynchronous Receiver Transmitter – univerzální asynchronní vysílač a přijímač
USART	Universal Synchronous Asynchronous Receiver Transmitter – univerzální synchronně asynchronní vysílač a přijímač
USB	Universal Serial Bus – univerzální sériová sběrnice

# SEZNAM PŘÍLOH

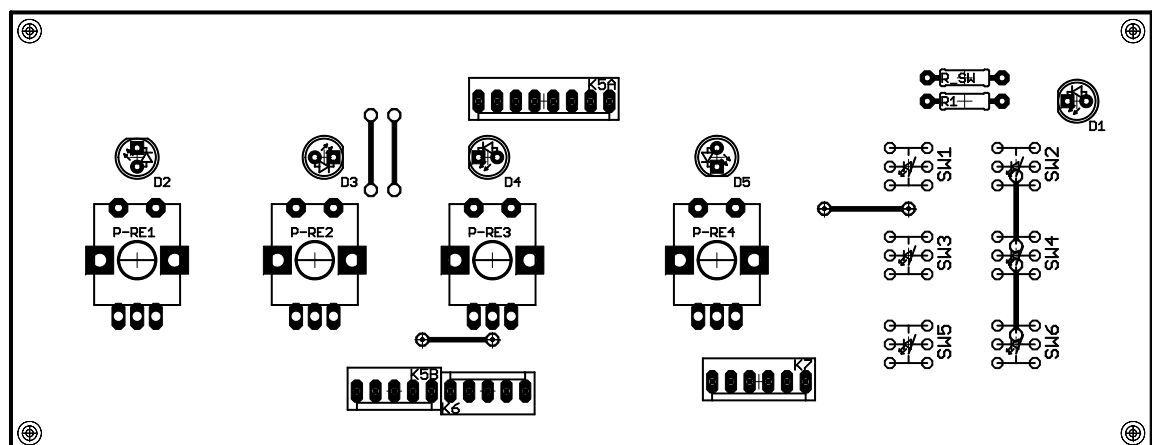
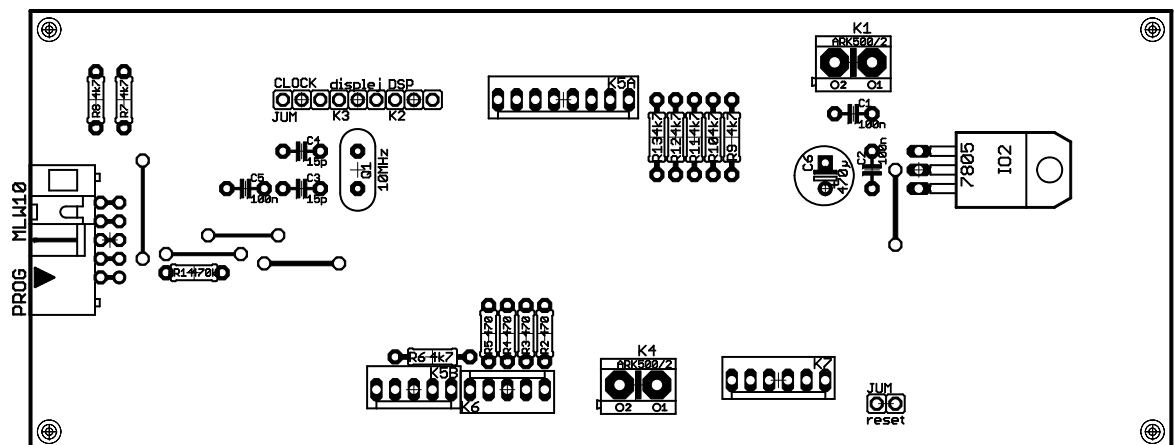
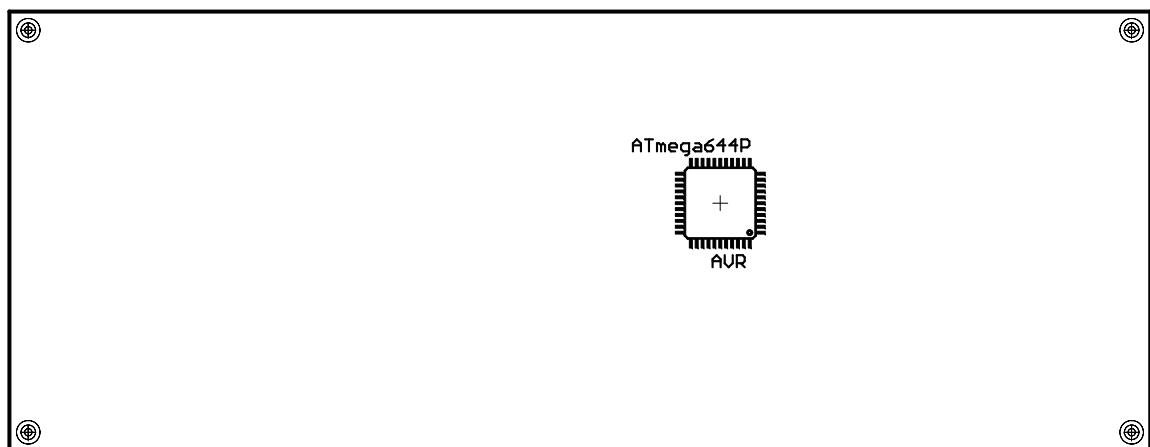
A Schéma zapojení	34
B Desky plošných spojů	35
C Osazovací plánky	36
D Seznam součástek	37
E Obsah přiloženého CD	38



## B DESKY PLOŠNÝCH SPOJŮ



## C OSAZOVACÍ PLÁNKY



## D SEZNAM SOUČÁSTEK

součástka	hodnota	provedení
<i>Rezistory:</i>		
$R_1 \div R_5$	470 $\Omega$	
$R_6 \div R_{13}$	4,7 k $\Omega$	
$R_{14}$	470 k $\Omega$	
<i>Kondenzátory:</i>		
$C_1, C_2, C_5$	100 nF	
$C_3, C_4$	15 pF	
$C_6$	470 $\mu$ F/16 V	
<i>Diody:</i>		
$D_1$	LED červená	rozteč 5 mm
$D_2 \div D_5$	LED zelená	rozteč 5 mm
<i>Integrované obvody:</i>		
$IO_1$	AVR ATmega644P	TQFP
$IO_2$	7805	TO220
<i>Krystaly:</i>		
$Q_1$	10 MHz	HC49U/S
<i>Tlačítka:</i>		
$SW_1 \div SW_6$	P-PB614xx	zelené podsvícení
<i>Rotační kodéry:</i>		
$P-RE_1 \div P-RE_3$	P-RE30S	axiální s tlačítkem
$P-RE_4$	P-RE30S	axiální s tlačítkem
<i>Konektory:</i>		
$K_1, K_4$	ARK500/2	
PROG	MLW10A	90°
lámací lišta - kolík	40p	jednořadá, rozteč 2,54 mm
lámací lišta - kolík	20p	jednořadá, rozteč 2,54 mm, 90°
lámací lišta - zdířka	40p	jednořadá, rozteč 2,54 mm

## **E OBSAH PŘILOŽENÉHO CD**

- Text bakalářské práce
- Zdrojový kód programu pro mikrokontrolér
- Katalogové listy použitých součástek
- AVR Studio
- Schéma a DPS ve formátu EAGLE